ZAKŁAD DOŚWIADCZALNY MINIKOMPUTERÓW
PRZY INSTYTUCIE MASZYN MATEMATYCZNYCH
02-466 Warszawa, ul.Skrońskiego 8/10

MINIKOMPUTER MERA 400

KANAŁ AUTOMATYKI

Warszawa 1974

KIEROWNIK
Dokumentacji
mgr Szczurowska
22.01.74 r.

Egzempl. 5

Uwaga archiwisty:
Dokument jest niekompletny

SPIS TREŚCI

str.

1. Wstęp .....

2. Dokumenty związane .....

3. Organizacja przekazywania informacji i struktura systemu PI .....

4. Współpraca kanału automatyki PI z interface' minikomputera .....

5. Kanał automatyki .....

5.1. Podstawowa konfiguracja systemu minikomputera z kanałem automatyki PI .....

5.2. Funkcje kanału automatyki PI .....

5.3. Działanie kanału .....

5.3.1. Przyjmowanie rozkazów przez kanał .....

5.3.2. Cykl rozkazowy do PI .....

5.3.3. Działanie rozkazu "Podaj specyfikację o najwyższym priorytecie" .....

5.3.4. Cykl rozkazów kanałowych .....

5.3.5. Zgłaszanie przerwań .....

5.3.6. Schemat blokowy .....

1. WSTĘP

Niniejsze opracowanie ma charakter informacyjno-roboczy dla prowadzenia dalszych prac konstrukcyjnych i programowych nad modelowym systemem sterowania procesem technologicznym, w którym wykorzystano kanał automatyki PI oraz system automatyki PI z blokiem testującym. W opracowaniu podano krótki opis organizacji systemu PI opracowany na podstawie "Wstępnych założeń na kanał PI w M16", oraz opis sposobu wykorzystania linii interface komputera w kanale łączącym minikomputer z magistralą PI. Opracowanie zawiera opis i podstawowe dane dotyczące kanału automatyki PI na etapie realizacji tego urządzenia. Przedstawione materiały nie zawierają opisu bloku testującego z uwagi na to, że projekt tego urządzenia znajduje się w fazie wstępnej.

2. DOKUMENTY ZWIĄZANE

Biuletyn „MERA-PIAP" nr 1-2/45-46 1974.

artykuły:
1. doc. dr inż. Orłowski - "Podstawy koncepcji PI"
2. mgr inż. Jadwiga Biedrońska - "Modułowość konstrukcji PI i konfiguracja zestawów"
3. dr inż. Syryczyński - "Organizacja przekazu informacji i struktura PI"

Wstępne założenia na kanał PI w M16 - dr inż. A.Syryczyński

Interface 16B - opis

System we-wy 16B.

3. ORGANIZACJA PRZEKAZYWANIA INFORMACJI I STRUKTURA SYSTEMU PI

System PI został opracowany tak, aby możliwie dużo zadań przerzucić na sprzęt i oprogramowanie komputera.

Struktura logiczna PI jest dostosowana do współpracy z minikomputerem szesnastobitowym.

W urządzeniach PI /do sprzężenia komputerów z elementami automatyki i pomiarów/ zadania sprzężenia wykonywane są w trzech etapach i w odpowiadających im częściach zestawu PI.

1. Pomiędzy komputeram, a pakietami wejściowymi i wyjściowymi wymienione są informacje w postaci cyfrowej za pomocą bloku sprzężenia PI z komputerem, magistrali zestawu, sterownika kasety i magistrali kasety.
2. W pakietach następuje przekształcanie postaci sygnałów.
3. Pomiędzy pakietami, a elementami automatyki wymieniane są informacje w postaci sygnałów przesyłowych i naturalnych.

Podstawową zasadą przekazywania informacji cyfrowej w PI jest /sterowane przez komputer/, bezpośrednie i bezwarunkowe przesyłanie informacji w obu kierunkach, pomiędzy komputerem, a pakietami sprzężenia za pomocą pojedynczych elementarnych operacji magistrali PI. Wszystkie sygnały, przekazywane daną operacją w jednym kierunku, są wzajemnie synchronicznie wysyłane przez układ nadający w postaci jednego impulsu i w układzie odbierającym są wzajemnie synchronicznie wpisywane w chwili pojawienia się pojedynczego impulsu strobującego.

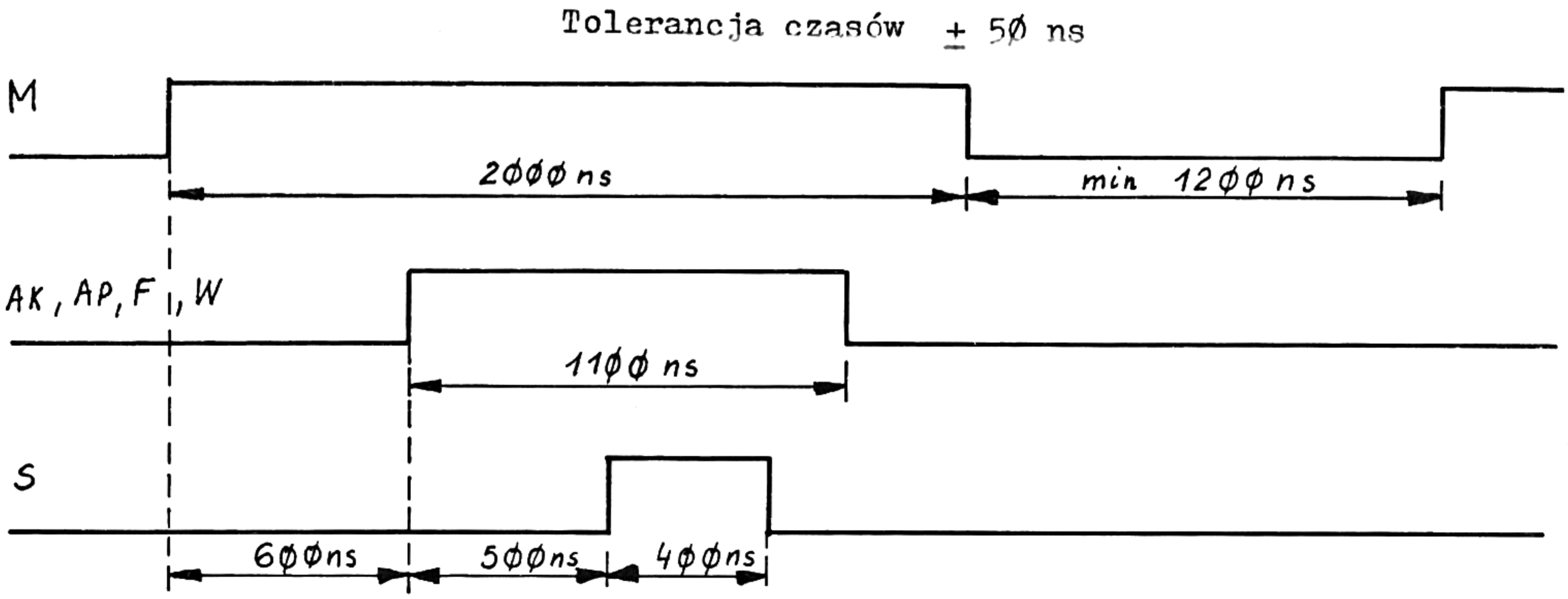
Sygnały standardowe magistrali zestawu PI przedstawiono w tablicy 1, zaś zależności czasowe sygnałów w magistrali mię-

dzykasetowej pokazano na rys. 1.

Tablica 1. Sygnały standardowe magistrali zestawu PI

Lp.	Nazwa linii	Oznaczenie	Liczba linii
1.	Informacja z komputera	WØØ - W 15	16
2.	Informacja do komputera	RØØ - R 15	16
3.	Adres kasety	AKØ - AK 3	4
4.	Adres pakietu	APØ - AP 3	4
5.	Sygnał funkcji	FØ, F1, F2	3
6.	Impuls strobujący	S	1
7.	Gotów	G	1
8.	Błąd	B	1
9.	Przerwania z kasety	PK	k
10.	Zegar	C	1
11.	Koperta ochrony magistrali	M	1

k = ilość kaset w zestawie.



Rys. 1. Zależności czasowe sygnałów w magistrali międzykasetowej

Transmisja informacji po liniach R i W w magistrali PI jest sterowana przez komputer, który podaje adres pakietu i sygnały funkcji sprzężenia. Sygnały te załączają wybrane odgałęzienia i kierunek magistrali.

Sygnały adresowe mają postać 8-bitowego słowa, umożliwiającego bezpośrednie zaadresowanie 256 punktów zestawu, które podlega dekodowaniu w sterownikach kaset. Bardziej znacząca część identyfikuje kasetę i jest oznaczona AKØ - AK3, a mniej znacząca część APØ - AP3 identyfikuje pakiet.

Maksymalny zestaw może więc zawierać 16 kaset po 16 pakietów. Sygnał adresu kasety zezwala na przekazywanie pozostałych sygnałów magistrali przez bramki sterownika kasety. Sygnały funkcji FØ, F1, F2 przekazują zakodowaną funkcję sprzężenia.

Kody funkcji są jednolite dla wszystkich pakietów i mają

następujące znaczenia:

$k_{Ø}$ ØØØ - zakazany,

k_1 ØØ1 - czytaj z pakietu pierwsze słowo,

k_2 Ø1Ø - czytaj zgłoszenia przerwań z pakietów,

k_3 Ø11 - czytaj z pakietów drugie słowo,

k_4 1ØØ - funkcja dodatkowa,

k_5 1Ø1 - pisz do pakietu pierwsze słowo,

k_6 11Ø - funkcja dodatkowa,

k_7 111 - pisz do pakietu drugie słowo.

Sygnały kontrolne z pakietu mające na celu kwalifikowanie informacji wydawanej przez pakiet lub informujące o stanie pakietu,powodującym nie przyjęcie kierowanej doń informacji, są przekazywane magistralą PI w czasie trwania transmisji, to jest podczas operacji magistrali. Zależnie od specyfiki komputera informacje kontrolne mogą być przekazywane dalej do komputera bądź w czasie, bądź po operacji magostrali PI, ale w tym drugim przypadku tylko wtedy, jeżeli informacja jest błędna lub nie została przyjęta.

Sygnały te przekazywane są liniami B, G i ich znaczenie jest następujące:

ØØ brak pakietu lub brak potwierdzenia z pakietu jego zaadresowania,

Ø1 pakiet zaadresowany sygnalizuje zajętość,

1Ø pakiet zaadresowany,

11 pakiet zaadresowany sygnalizuje błąd.

Wykorzystując przyjętą w PI zasadę przenoszenia zadań

4. WSPÓŁPRACA KANAŁU AUTOMATYKI PI Z INTERFACE MINIKOMPUTERA

Blok sprzężenia systemu PI z minikomputerem nazywany dalej kanałem automatyki jest jednym z 16-tu kanałów mogących współpracować z procesorem minikomputera. Każdy kanał może otrzymać dowolnie ustalony numer, a co za tym idzie określony priorytet dostępu do procesora. Koncepcja kanału dla PI zapewnia optymalne wykorzystanie linii interface minikomputera oraz prawidłowe połączenie dwóch magistrali sygnałów istotnie różniących się sposobem realizacji transmisji.

Omówiona w poprzednim rozdziale transmisja na magistrali PI charakteryzuje się pracą ściśle synchroniczną.

Transmisja informacji na liniach interface minikomputera jest przeprowadzana asynchronicznie i odbywa się według niżej podanych zasad.

Każda transmisja jest poprzedzana rezerwacją szyn interface. Po dokonaniu rezerwacji moduł wysyła "pytanie". Jeżeli pytanie jest prawidłowe, to adresat przesyła "odpowiedź". Modułami komunikującymi się ze sobą w przypadku współpracy z PI są: procesor i kanał automatyki dla PI. Procesor ma do dyspozycji dwa rodzaje pytań do kanału: S /send/ - przesłanie oraz F /fetch/ - pobranie, natomiast kanał może komunikować się z procesorem przy pomocy przerwania IN /interrupt/.

Wysyłanie odpowiedzi może nastąpić dopiero po wykorzystaniu informacji zawartej w pytaniu. Od momentu wysłania odpowiedzi aż do jej zakończenia nie można korzystać z żadnych sygnałów pytania oprócz jego sygnału wiodącego /F, S i IN/, któ-

rego zanik powoduje zakończenie odpowiedzi. Pytanie zakończone jest w momencie całkowitego wykorzystania odpowiedzi. Podstawowe rodzaje odpowiedzi są następujące:

OK - odpowiedź pozytywna, EN - zajętość modułu, PE - błąd.

Zastosowany w minikomputerze system odpowiedzi kanału na rozkazy F, S, pozwala na bezpośrednie rozgałęzienie programu w zależności od typu odpowiedzi zgodnie z tabelą 2.

Tablica 2.

Kod odpowiedzi			Rodzaj odpowiedzi	Zmiana wskaźnika przeskoku procesora
Lp.	OK	EN	PE	
1.	Ø	Ø	Ø	Brak urządzenia	S/IC/
2.	Ø	1	Ø	EN - zajętość	S/IC + 1/
3.	1	Ø	Ø	OK - potwierdzenie	S/IC + 2/
4.	1	Ø	1	PE - błąd	S/IC + 3/

Wykorzystanie linii sterujących oraz szesnastobitowych linii adresowych /AD/ i danych /DT/ interface minikomputera, do komunikacji z PI w rozkazach F, S, IN w kanale jest następujące:

W rozkazach pobrania informacji z kanału do procesora wykorzystanie linii sterujących, linii adresowych i linii danych interface minikomputera jest następujące:

F - pobranie informacji, rozkaz z procesora do kanału,

PN - numer procesora,

QB - wskaźnik systemu,

AD$\emptyset$ -:- 2 $\equiv \emptyset$ rozkaz kanałowy,

AD$\emptyset$ -:- 2 $\neq \emptyset$ kod funkcji PI,

AD3 -:- 1$\emptyset$ kod operacji w kanale lub adres pakietu, przy czym AD3 — 6 oznacza adres pakietu w kasecie AD7 -:- 1$\emptyset$ oznacza adres kasety,

AD11 -:- 14 numer kanału,

AD15 = $\emptyset$ rodzaj adresata, kanał.

Odpowiedzi kanału mogą być następujące:

OK - potwierdzenie z informacją na liniach DT$\emptyset$ -:- 15,

EN - zajętość,

PE - błąd.

W rozkazach przesłania informacji z procesora do kanału wykorzystanie linii sterujących, linii adresowych i linii danych interface minikomputera jest następujące:

S - przesłanie informacji, rozkaz z procesora do kanału,

PN - numer procesora,

QB - wskaźnik systemu,

AD$\emptyset$ -:- 2 = $\emptyset$ - rozkaz kanałowy,

AD$\emptyset$ -:- 2 $\neq \emptyset$ - kod funkcji PI,

AD3 -:- 1$\emptyset$ - kod operacji w kanale lub adres, AD3 -:- 6 adres pakietu w kasecie, AD7 -:- 1$\emptyset$ numer kasety,

AD11 -:- 14 - numer kanału,

AD15 = $\emptyset$ - rodzaj adresata: kanał,

DT$\emptyset$ -:- 15 - informacja z procesora do kanału,

Odpowiedźi kanału mogą być następujące:

OK - potwierdzenie,

EN - zajętość,

PE - błąd.

W zgłoszeniu przerwania do procesora przez kanał PI wykorzystanie linii sterujących i linii danych interface minikomputera jest następujące:

IN - zgłoszenie przerwania z kanału do procesora,

PN - numer procesora,

QB - niewykorzystane,

DT11 ÷ 14 - numer kanału,

DT15 ÷ Ø - rodzaj nadawcy: kanał.

Odpowiedź procesora: OK - potwierdzenie.

W rozkazie pobrania specyfikacji przerwania z kanału przez procesor wykorzystanie linii sterujących, linii adresowych i linii danych interface minikomputera jest następujące:

PN - numer procesora,

QB - niewykorzystane,

ADØ ÷ 2 = Ø - rozkaz kanałowy,

AD3 ÷ 4 = Ø1 - kod rozkazu,

AD11 ÷ 14 - numer kanału,

AD15 = Ø - rodzaj adresata: kanał.

Odpowiedź kanału: OK - potwierdzenie.

Pełny zestaw szyn interface minikomputera oraz ich wykorzystanie w kanale podano w tabeli 3.

Tablica 3. Zestaw szyn interface minikomputera i ich wykorzystanie w kanale

Lp.	Nazwy sygnałów	Sposób wykorzystania sygnałów
1.	PA - DPA	nie wykorzystane
	RPA	nie wykorzystane
2.	Cl - DCL	nie wykorzystane
	- RCL	zerowanie kanału
3.	OFF - DOFF	nie wykorzystane
4.	W - DW	nie wykorzystane
	- RW	nie wykorzystane
5.	R - DR	nie wykorzystane
	-RRR	nie wykorzystane
6.	S - DS	nie wykorzystane
	- RS	rozkaz przesłania z procesora do kanału i PI
7.	F - DF	nie wykorzystane
	- RF	rozkaz pobrania informacji z kanału i PI do procesora
8.	IN - DIN	zgłoszenie przerwania z kanału do procesora
	- RIN	nie wykorzystane
9.	OK - DOK	potwierdzenie rozkazów z procesora przez kanał
	- ROK	potwierdzenie przyjęcia przerwania z kanału przez procesor
10.	EN - DEN	zajętość kanału i PI dla rozkazów procesora
	- REN	nie wykorzystane
11.	PE - DPE	błąd informacji pobieranej z kanału i PI
	- RPE	nie wykorzystane
12.	QB - DQB	nie wykorzystane
	- RQB	kontrola rozkazów akceptowalnych w kanale
13.	PN - DPN	kierowanie przerwań do określonego procesora przez kanał
	- RPN	allokacja kanału do procesora
14.	NB - DNB	nie wykorzystane
	- RNB	kontrola rozkazów akceptowalnych w kanałe
15.	AD - DAD	nie wykorzystane
	- RAD	adres i kod operacji do kanału i PI
16.	DT - DDT	informacja z kanału i PI do procesora
	- RDT	informacja z procesora do kanału i PI
17.	BV - DBV	
	- RBV	wykorzystane w układzie rezerwacji poza kana-
18.	PR - DPR	łem
	- RPR	

5. KANAŁ AUTOMATYKI

5.1. Podstawowa konfiguracja minikomputera z kanałem automatyki PI

Podstawowy moduł minikomputera przeznaczony do sterowania procesami technologicznymi poprzez system PI zawiera: jednostkę centralną z przystawką zmiennoprzecinkową, pamięć operacyjną 32 k słów 16-bitowych przeznaczoną na blok systemu operacyjnego i blok użytkownika o numerze 15, kanał pamięciowy z jednOstkami sterującymi dla dwóch stacji dyskowych, kanał znakowy z jednostkami sterującymi urządzeń peryferyjnych takich jak: teletype, czytnik, perforator, drukarka wierszowa, monitor ekranowy, interface V.24 oraz blok sprzęgający system PI- minikomputer będący kanałem automatyki PI. Zestaw może być poprzez interface komputera rozszerzany o inne moduły aż do maksymalnej konfiguracji zawierającej: dwa procesory z własnymi pamięciami systemowymi, pamięć operacyjną dla programów użytkowych do 15 bloków po maksimum 32 k 16-bitowych słów każdy, kanały pamięciowe, znakowe i automatyki w łącznej liczbie do 16.

Kanały są podłączane do interface minikomputera w układzie priorytetowym związanym z ich numerami, przy czym kanały automatyki PI wymagające wysokiego priorytetu dostępu do procesora mogą zajmować numery od Ø do 7. Każdy sygnał automatyki PI generuje sygnały interface do systemu PI umożliwiając sterowanie zestawem do 16 kaset PI, a także poprzez blok testujący, współpracuje z pulpitem testującym systemu PI.

Schemat blokowy zestawu minikomputera pokazano na rys. 2.

5.2. Funkcje kanału automatyki PI

Zadaniem kanału jest sprzęgnięcie interface minikomputera i systemu PI umożliwiające transmisję informacji i obsługę przerwań z obiektu przez standard systemowy. Funkcje kanału zostaną omówione na podstawie opisu działania rozkazów we-wy do PI z procesora. Zestawienie rozkazów do kanału PI wraz z kodami operacji i odpowiedziami standardowymi przedstawiono w tablicy 3. Struktura rozkazów do kanału oraz wykorzystanie linii interface komputera zostało przedstawione w pkt. 1.2. niniejszego opracowania.

Słowo adresowe interface /linie AD/ zawiera kod operacji rozkazu do kanału automatyki PI oraz adres odbiorcy. Część adresowa zawarta na liniach AD11 ÷ AD15 określa numer kanału, przy czym bit 11 = Ø, bity 12 ÷ 14 zawierają numer od Ø do 7 oraz bit 15 = Ø. Istnieją dwie grupy rozkazów:

1. rozkazy działające w kanale,
2. rozkazy transmitowane do PI.

Kanał przyjmuje wszystkie rozkazy wyszczególnione w tablicy, o ile pochodzą z bloku systemowego pamięci operacyjnej oraz rozkazy akceptowalne z bloku programów użytkowych o numerze 15.

Pierwsza grupa rozkazów charakteryzuje się kodem operacji na bitach Ø ÷ 2 linii AD równym ØØØ. Bity 3 ÷ 1Ø są rozszerzeniem kodu operacji dla rozróżnienia typu rozkazu zgodnie z tablicą. Są to tzw. rozkazy kanałowe. Drugą grupę stano-

wią rozkazy do PI wyróżnione w kanale kombinacjami bitów ø ÷ 2 nie równymi øøø.

Grupa 1.

a/ Rozkazy przesłania do kanału /typu „send"/

Bity AD 345

øøX - zeruj kanał

Powoduje ustawienie kanału w stan początkowy, to znaczy:

- ustawia reżim pracy PI on-line z komputerem umożliwiając normalną obsługę obiektu przez maszynę,
- wyzerowuje rejestr masek otwierając drogę dla zgłoszeń z wszystkich kaset PI,
- zdejmuje indywidualne blokady przerwań do procesorów,
- powoduje generalne zamaskowanie przerwań do procesora,
- ustawia generator cyklu PI w stan początkowy.

ø1X - blokuj przerwanie wg PN

1øX - blokuj przerwanie wg $\overline{PN}$

Są to rozkazy uniemożliwiające zgłaszanie przez kanał przerwań do danego procesora. Blokadę do danego procesora zdejmują pozostałe rozkazy wysyłane z niego do kanału.

ø11 - ustaw rejestr masek

Wpisuje do rejestru masek 16-bitową informację w kodzie unitarnym służącą do blokowania zgłoszeń przerwań z poszczególnych kaset PI.

111 - ustaw rodzaj pracy systemu PI

Wysterowuje statycznie linie D i N na podstawie kodu podanego na liniach AD6, AD7 umożliwiając następujące rodzaje pracy komputera z systemem PI.

AD6, AD7	D, N	
Ø Ø	Ø Ø	- normalna współpraca minikomputera PI do obsługi obiektu
Ø 1	Ø 1	- współpraca minikomputera z pulpitem testującym
1 x	1 Ø	- testowanie PI z pulpitu minikomputera off-line

Rozkazy tej grupy kwitowane są przez kanał pozytywną odpowiedzią OK.

b/ Rozkazy pobrania z kanału /typu „fetch"/

Bity AD 345

ØØX - sprawdź istnienie PI. Bada stan linii X i PI

Jeśli PI jest podłączone kanał wysyła odpowiedź OK, jeśli nie PE.

Ø1X - podaj specyfikację przerwania.

Rozkaz standardowej obsługi przerwania w systemie, który może być także używany w programach. Kanał wysyła w odpowiedzi do procesora informację o stanie zgłoszeń z kaset z pominięciem masek w kodzie uniformym. Numerom kaset odpowiadają nu-

mery bitów linii DT interface komputera.

1ØX - podaj specyfikację przerwania o najwyższym priorytecie

Rozkaz używany w programie systemowym do bezpośredniej identyfikacji adresu pakietu o najniższym numerze /najwyższym priorytecie/ z niezamaskowanej kasety zgłaszającej przerwanie. Informacja podawana przez kanał ma postać następującą:

Bity linii DT	Ø ÷ 2		kod funkcji PI = ØØ1
	3 ÷ 6		adres pakietu AP
	7 ÷ 1Ø		adres kasety AK
	11	= Ø	
	12 ÷ 14		numer kanału automatyki PI
	15	= Ø	

Rozkaz ten w celu uzyskania pełnej informacji o adresie pakietu, generuje cykl PI jeśli istnieje zgłoszenie przerwania, mimo że należy do grupy rozkazów kanałowych. Jeśli istnieje niezamaskowane zgłoszenie z PI, kanał daje odpowiedź OK do procesora, w przeciwnym przypadku odpowiedź typu PE odblokowując jednocześnie generalną maskę przerwań.

Informacja podawana z odpowiedzią pozytywną na ten rozkaz może być, dzięki swej strukturze, bezpośrednio wykorzystana jako argument rozkazu we-wy do pobrania danych z pakietu zgłaszającego przerwanie.

11X - wstaw numer procesora

Wpisuje on jak wszystkie rozkazy kanałowe i do PI z wyjątkiem "blokuj przerwania wg PN i $\overline{PN}$" z linii PN interface do rejestru numer procesora, do którego należy kierować przerwania z kanału. Poza tym jest on rozkazem pustym.

Drugą grupę rozkazów stanowią rozkazy służące do komunikacji pomiędzy procesorem a PI. Inicjują one zawsze cykl PI. Odpowiedzi na wszystkie rozkazy z cyklem PI są generowane do procesora na podstawie odpowiedzi z PI na liniach B i G zgodnie z kodem

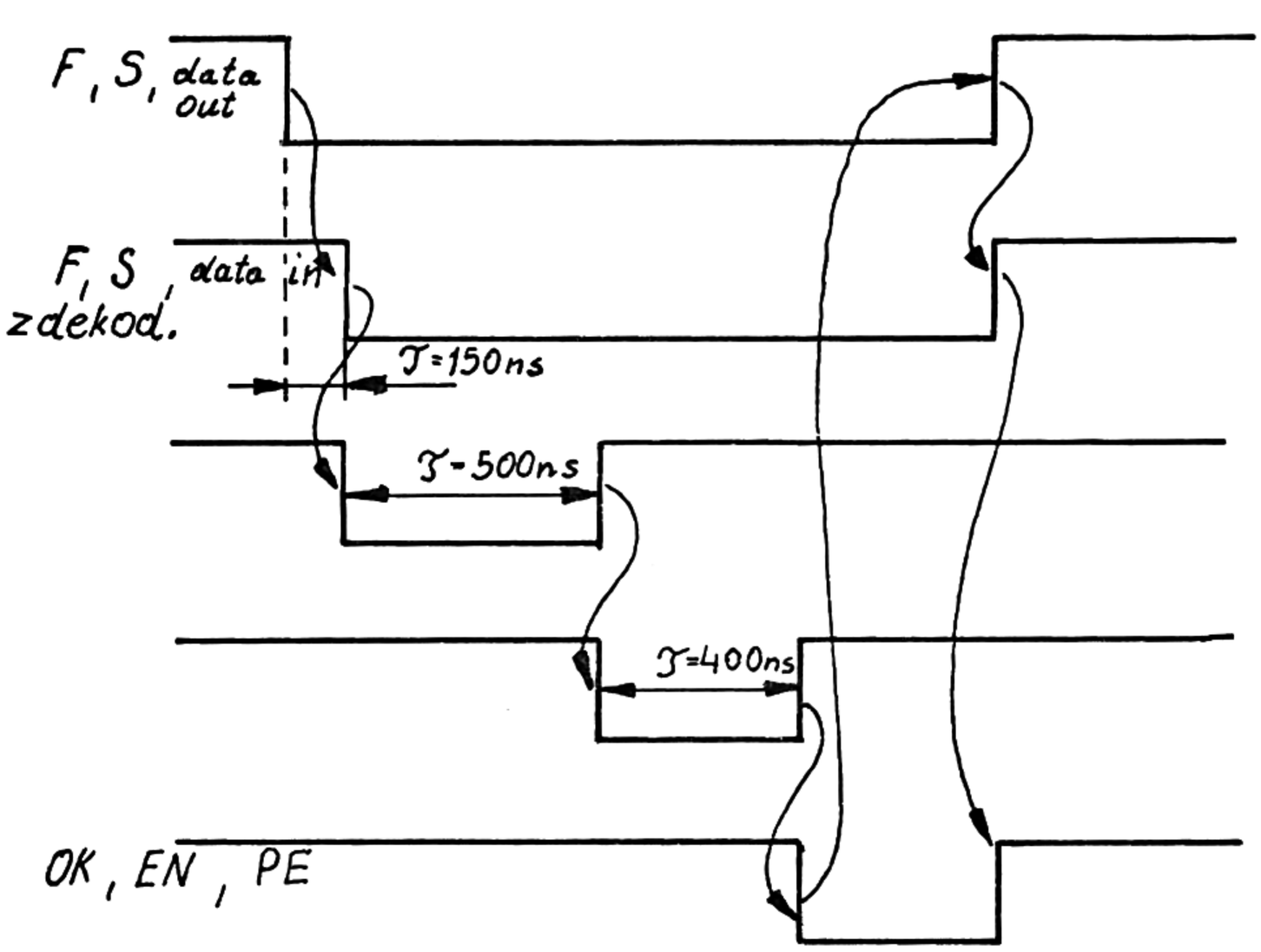
B	G	-	rodzaj odpowiedzi do procesora
Ø	Ø	-	brak urządzenia
Ø	1	-	zajętość pakietu, EN
1	Ø	-	pakiet zaadresowany, OK
1	1	-	sygnalizacja błędu, PE

Rozkazy drugiej grupy charakteryzują się następującą strukturą na liniach AD. Bity Ø ÷ 2 zawsze różne od ØØØ zawierają kod funkcji rozkazu F do PI, bity 3 ÷ 1Ø wykorzystywane są do zaadresowania pakietu w zestawie PI, przy czym 3 ÷ 6 stanowią numer pakietu AP w kasecie o numerze AK na bitach 7 ÷ 1Ø.

a/ Rozkazy przesłania do PI /typu „send"/

Bity AD Ø12

1ØØ	-	funkcja dodatkowa, kod K_4 PI
XØ1	-	pisz do pakietu pierwsze słowo, kod K_5


F, S, data out
F, S, data in
zdekod.
T=150ns
T-500ns
T=400ns
OK, EN, PE

X1Ø - funkcja dodatkowa, kod K_6

X11 - pisz do pakietu drugie słowo, kod K_7

b/ Rozkazy pobrania z PI /typu „fetch"/

Bity AD Ø12

1ØØ - rozkaz zabroniony, K_o

XØ1 - czytaj z pakietu pierwsze słowo, K_1

X1Ø -b czytaj głoszenie przerwania z pakietów, K_2

X11 - czytaj z pakietu drugie słowo, K_3

Działanie standardowe programów obsługujących kanał automatyki PI przedstawiono w postaci uproszczonego algorytmu na rysunku 3.

Tablica 4. Lista rozkazów we-wy do kanału automatyki

	AD															Rozkazy przesłania
lp.	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	Nazwa rozkazu
1.	ø	ø	ø	ø	ø	x	x	x	x	x	x	ø	Numer kanału automatyki PI /0 ÷ 7/			ø	Zeruj kanał
2.	ø	ø	ø	ø	1	x	x	x	x	x	x	ø				ø	Blokuj przerwanie wg PN
3.	ø	ø	ø	1	ø	x	x	x	x	x	x	ø				ø	Blokuj przerwanie wg $\overline{PN}$
4.	ø	ø	ø	1	1	ø	x	x	x	x	x	ø				ø	Ustaw rejestr masek
5.	ø	ø	ø	1	1	1	ø	ø	x	x	x	ø				ø	Praca mc - PI normalna
6.	ø	ø	ø	1	1	1	ø	1	x	x	x	ø				ø	Praca mc - PI test z pulpitu
7.	ø	ø	ø	1	1	1	1	x	x	x	x	ø				ø	Praca PI - pulpit, mc off-line

	AP	AK			
1.	1 ø ø		ø	ø	Funkcja dodatkowa
2.	x ø 1		ø	ø	Pisz do pakietu 1-sze słowo
3.	x 1 ø		ø	ø	Funkcja dodatkowa
4.	x 1 1		ø	ø	Pisz do pakietu 2-gie słowo

I

S /send/			Rozkazy pobrania F/fetchØ				
Q=0	Q=1 NB=15	Odpowiedź	Nazwa rozkazu	Q=0	Q=1 NB=15	Odpowiedź	
A	NA	OK	Sprawdź istnienie PI	A	A	OK,PE	rozkazy kanałowe
A	NA	OK	Podaj specyfikację przerwania	A	A	OK	
A	NA	OK	Podaj spec.przerw.o najw.prior.	A	A	OK,PE	
A	A	OK					
A	NA	OK	Ustaw numer procesora	A	A	OK	
A	NA	OK					
A	NA	OK	kod: 0 0 0 1 1 x x x x x x ...				
A	A	OK,EN,PE	Rozkaz zabroniony	A	A	———	II rozkazy do
A	A	OK,EN,PE	Czytaj z pakietu 1-sze słowo	A	A	OK,EN,PE	
A	A	OK,EN,PE	Czytaj zgłoszenie przerwania	A	A	OK,EN,PE	
A	A	OK,EN,PE	Czytaj z pakietu 2-gie słowo	A	A	OK,EN,PE	

5.3. DZIAŁANIE KANAŁU AUTOMATYKI PI

5.3.1. Przyjmowanie rozkazów przez kanał

Rozkaz "prześlij" /S/ lub "pobierz" /F/ pojawiający się na liniach interface komputera dociera do wszystkich kanałów. Kanał automatyki PI przyjmuje ten rozkaz po zdekodowaniu numeru kanału i rodzaju rozkazu z linii AD interface oraz zbadaniu, czy dany rozkaz jest akceptowalny przez kanał. Odbywa się to przez badanie dodatkowo stanu linii Q. interface oraz linii numeru bloku pamięci operacyjnej NB, z której pochodzi rozkaz. Wszystkie rozkazy do danego kanału są przez niego przyjmowane, jeżeli pochodzą z bloku systemowego pamięci, tj. przy stanie linii Q = Ø. Natomiast przy Q = 1 sprawdzane są linie NB. W kanale automatyki PI część rozkazów podanych w tabeli 1 jest przyjmowana pod warunkiem, że pochodzą z bloku pamięci o numerze 15. Rozkazów nieakceptowalnych kanał nie kwituje żadną z odpowiedzi typu OK, EN, PE. Jeśli rozkaz jest akceptowalny przez kanał następuje działanie z cyklem PI, o ile jest to rozkaz do PI lub jest to rozkaz "Podaj specyfikację przerwania o najwyższym priorytecie" i istnieje zgłoszenie niezamaskowanego przerwania z PI. W pozostałych przypadkach uruchamiany jest jedynie cykl kanałowy.

5.3.2. Cykl rozkazowy do PI /rysunek 2/

W rozkazach do PI po czasie T = 15Ø nsek, potrzebnym na zakodowanie rozkazu, zbadanie akceptowalności i przyjęcie do rejestru rozkazowego, następuje pobudzenie generatora im-

pulsu o czasie trwania T = 6ØØ nsek. Jednocześnie rozpoczyna się wysyłanie sygnału M koperty ochrony magistrali PI. Zanik impulsu T = 6ØØ nsek powoduje wysłanie do PI sygnałów F, AK, AP z szyn AD interface procesora, otwarcie odpowiednich bramek transmisji informacji oraz pobudzenie generatora impulsu T = 5ØØ nsek. Po tym czasie zostanie wysyłany do PI sygnał strobu S trwający T = 4ØØ nsek. W czasie tego sygnału następuje badanie stanu linii odpowiedzi z PI, /B, G/ i przygotowanie odpowiedzi do komputera. Zanik impulsu T = 4ØØ nsek.powoduje przepisanie z linii PN interface numeru procesora do rejestru allokacji oraz ewentualne zgaszenie przerzutnika blokady przerwań do tego procesora. Jednocześnie zostaje wysłana do procesora właściwa odpowiedź, a w wypadku odpowiedzi OK lub PE dla rozkazów F także na liniach DTIN informacje przychodzące z PI na liniach R. Procesor po otrzymaniu odpowiedzi lub w przypadku jej braku po odpowiednim czasie zdejmuje rozkaz do kanału. Powoduje to zdjęcie odpowiedzi i ewentualnej informacji na liniach DTIN do komputera, zdjęcie sygnałów F, AK, AP wysyłanych do PI oraz pobudzenie dwu generatorów impulsu. Pierwszy o czasie trwania T = 3ØØ nsek powoduje przedłużenie czasu trwania sygnału M, drugi o czasie T = 15ØØ nsek zapobiega przedwczesnemu uruchomieniu następnego cyklu PI przez opóźnienie przyjęcia kolejnego rozkazu. Należy zaznaczyć, że przyjście następnego rozkazu w tym czasie ochrony jest mało prawdopodobne.

Na rysunku pokazane są zależności czasowe przy wykonywaniu rozkazów przekazywanych do PI.

5.3.3. Działanie rozkazu "Podaj specyfikację przerwania o najwyższym priorytecie"

Jeżeli kanał zarejestrował niezamaskowane przerwanie, to w przypadku otrzymania takiego rozkazu uruchamiany jest opisany w 5.3.2. cykl PI. W przeciwnym przypadku uruchamiany jest cykl kanałowy /opisany w 5.3.4./ z odpowiedzią PE do procesora i gaszona generalna blokada wysyłania przerwań do procesora. W czasie cyklu PI związanym z tym rozkazem wykonywane są dodatkowe czynności w kanale oraz inaczej odbywa się przygotowanie informacji wysyłanej do komputera.

W czasie trwania impulsu generatora T = 6ØØ nsek zostaje zamknięty rejestr zgłoszeń przerwań z kaset PI, a w układzie priorytetowo-kodowym zostaje przygotowany i zapamiętany adres kasety o najwyższym priorytecie wśród zgłaszających przerwanie. Zostaje on wraz z funkcją F o kodzie K_2 oraz AP = = Ø wysłany do PI. w celu uzyskania na liniach R z PI informacji o stanie zaadresowanej kasety. Zgłoszenia przerwań z pakietów przyjmowane są do rejestru zgłoszeń przerwań i w czasie trwania impulsu generatora T = 4ØØ ns zostaje przez układ priorytetowo-kodowy utworzony adres pakietu o najwyższym priorytecie wśród zgłaszających przerwanie z tej kasety oraz przygotowane informacje do maszyny składające się u numeru kanału, numeru kasety, numeru pakietu oraz kodu funkcji F = K_2. Dalszy przebieg cyklu jest identyczny jak poprzednio, z tym, że po zaniku rozkazu z komputera rejestr zgłoszeń przyjmuje przerwania z kaset poprzez maski.

5.3.4. Cykl rozkazów kanałowych /rysunek 3/

Na rysunku pokazane są zależności czasowe przy wykonywaniu rozkazów kanałowych.

Po zdekodowaniu rozkazu, zbadaniu akceptowalności i przyjęciu do rejestru wytwarzane są w kanale jedynie impulsy T = = 5ØØ nsek, a następnie T = 4ØØ nsek z układu generatora cyklu PI. W czasie trwania tych sygnałów zostają wykonane w kanale czynności sterujące dla rozkazów /S/ lub przygotowywana informacja związana z kanałowymi rozkazami /F/ oraz przygotowanie odpowiedzi. Zanik impulsu T = 4ØØ nsek powoduje wysłanie odpowiedzi i ewentualnie informacji na liniach DTIN. Dalej cykl rozkazowy przebiega w sposób typowy tj. procesor po otrzymaniu odpowiedzi zdejmuje rozkaz, a kanał następnie kończy wysyłanie odpowiedzi z informacją i jest gotowy do przyjęcia następnego rozkazu.

5.3.5. Zgłaszanie przerwań

Istnieją w kanale trzy poziomy blokady zgłaszania przerwań; blokada przerwań z kaset przez maski, blokada przerwań do danego procesora oraz blokada generalna.

Po wyzerowaniu kanału przerwania do procesora blokowane są generalnie, natomiast rejestr masek jest wyzerowany i przepuszcza wszystkie przerwania do rejestru zgłoszeń. Są również zdjęte indywidualne blokady przerwań do procesorów. Rozkaz "Podaj specyfikację przerwania o najwyższym priorytecie" powoduje:

a/ w wypadku, gdy w rejestrze przerwań znajdują się nie zamaskowane przerwania z kaset, następuje dalsza blokada generalna zgłaszania przerwań do procesorów i uruchomienie cyklu PI dla określenia adresu pakietu zgłaszającego przerwanie o najwyższym priorytecie /patrz p. 3.2./;

b/ jeśli nie ma przerwań, tj. przy odpowiedzi PE, zostaje zdjęta blokada generalna przerwań do procesorów /bez zmiany stanu rejestru masek/. Zgłoszenie przerwania jest możliwe do tego procesora, którego numer znajduje się w rejestrze allokacji i przerwania do tego procesora nie zostały zablokowane.

Zgłoszenie przerwania do procesora odbywa się po zarezerwowaniu interface przez kanał. Po uzyskaniu zezwolenia na przeprowadzenie transmisji wysyłane jest zgłoszenie przerwania IN do procesora o numerze zawartym w rejestrze alokacji, przy czym na liniach DTIN przesyłany jest numer kanału. Po-

dowuje to w procesorze zapalenie odpowiedniej pozycji rejestru przerwań, natomiast w kanale zablokowanie generalne przerwań bez zmiany stanu rejestru masek i blokad indywidualnych przerwań do procesorów. Procesor wysyła potwierdzenie OK, które w kanale powoduje zdjęcie zgłoszenia IN wraz z danymi. Po zaniku sygnału OK kanał rezygnuje z rezerwacji interface.

W wypadku, gdy w ciągu czasu T = 3 usek nie zostanie odebrana z procesora odpowiedź OK, następuje zakończenie próby wysyłania przerwania oraz zablokowanie dodatkowo przerwań do danego procesora. Zdejmowanie blokad indywidualnych przerwań do procesorów, jak również programowe blokowanie przerwań do danego procesora i ustawianie masek zostało omówione w pkt. 3.2.

Generalna blokada przerwań zostaje zdjęta dopiero wtedy, gdy znikną wszystkie zgłoszenia przerwań z PI i zostanie wysłany z procesora rozkaz "Podaj specyfikację przerwania o najwyższym priorytecie".

5.3.6. Schemat blokowy

Na schemacie blokowym /rys. 4/ pokazano poszczególne części składowe kanału automatyki PI oraz drogi przepływu informacji i sygnałów sterujących.

Dekoder rozkazów bada linie AD, Q, NB po otrzymaniu rozkazu i w przypadku, gdy rozkaz dotyczy kanału i jest akceptowalny, jest on poprzez specjalny rejestr przesyłany do sterowania, gdzie w zależności od rodzaju i stanu rejestru przerwań zali-

czany jest do grupy z cyklem PI lub z cyklem kanałowym.

W skład sterowania wchodzi generator cyklu oraz niezbędne układy do sterowania rejestrami, bramkami i przerzutnikami kanału oraz wysyłania odpowiedzi do komputera.

Sterowanie ma ścisłe powiązanie z układem wysyłania i blokady przerwań składającym się z przerzutników: M - generalnej maski przerwań, AL - rejestru allokacji, BL - rejestru indywidualnych blokad przerwań do procesorów, P - przerzutnika zgłaszania przerwania do procesora oraz bramek. Układ ten działa w sposób następujący.

Po wyzerowaniu kanału przerzutnik M jest w takim stanie, że uniemożliwia zapalenie przerzutnika P, natomiast stan rejestru BL umożliwia wysyłanie przerwań do dowolnego procesora. Rozkaz "Podaj specyfikację przerwania o najwyższym priorytecie" powoduje ustawienie przerzutnika M w stan zależny od tego czy istnieje w rejestrze przerwań kanału przerwanie z PI. Przerzutnik M decyduje więc też o uruchomieniu pełnego cyklu PI lub cyklu skróconego /kanałowego/. Rejestr BL może być ustawiany rozkazami "blokuj przerwania".

Przerzutnik zgłoszenia przerwania P zapali się tylko wtedy, gdy istnieje w rejestrze zgłoszeń przerwanie na pozycji nie zamaskowanej, gdy jest w odpowiednim stanie przerzutnik M oraz w rejestrze indywidualnych blokad przerwań do procesorów nie jest zablokowany numer procesora zawarty w rejestrze allokacji AL.

Rezerwacja interface odbywa się przez podanie sygnału zgłoszenia ZGŁ do układu rezerwacji i po otrzymaniu zezwole-

nia na przeprowadzenie transmisji ZW wysyłane zostaje do procesora zgłoszenie przerwania IN oraz numer kanału na liniach DTIN.

Przerzutnik P jest zerowany sygnałem OK z procesora i zostaje zdjęty sygnał IN, a po zaniku sygnału OK zostaje wycofane zgłoszenie rezerwacji interface. Jeżeli w czasie T = 3 usek kanał nie otrzyma potwierdzenia OK, transmisja przerwania jest kończona i zostaje w rejestrze BL zablokowane dalsze wysyłanie przerwań do procesora, do którego była czyniona próba wysłania przerwania. Zgłoszenie przerwania zarówno skuteczne jak i nie skuteczne powoduje zmianę stanu przerzutnika M uniemożliwiającą dalsze wysyłanie przerwań do czasu ich zaniku na skutek obsługi z wykorzystaniem rozkazu "Podaj specyfikację przerwania o najwyższym priorytecie".

Rejestr masek jest 16-bitowym rejestrem, do którego rozkazem "ustaw maskę" przepisywana jest informacja wysyłana wraz z tym rozkazem z komputera.

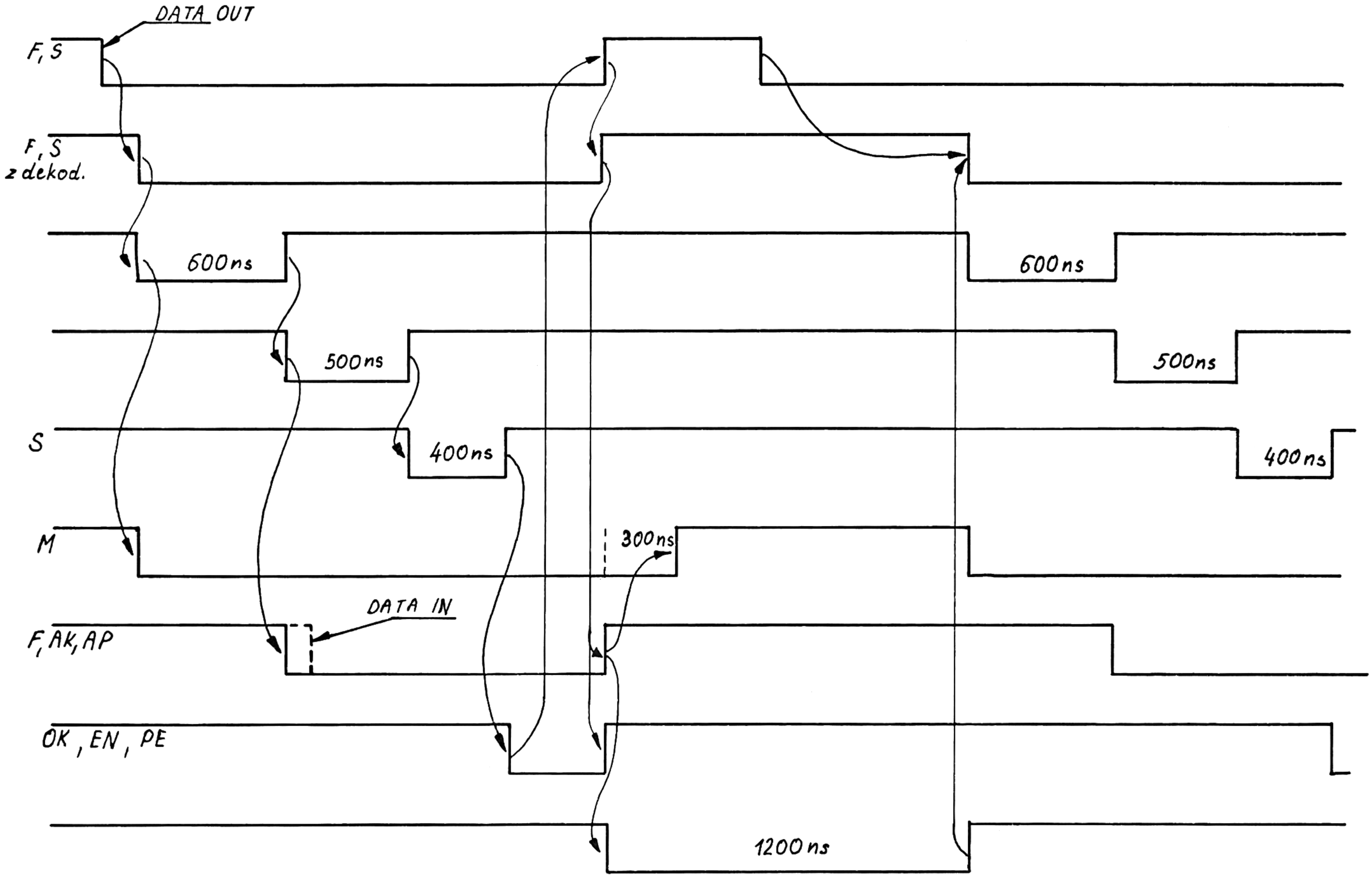
Stan tego rejestru poprzez układ bramek powoduje przepuszczanie "nie zamaskowanych" przerwań z kaset PI z wyjątkiem przypadku rozkazu "Podaj specyfikację przerwania", gdy sygnał z bloku sterowania powoduje przepuszczanie wszystkich przerwań z kaset.

Przełącznica wejściowa w stanie spoczynkowym umożliwia przesyłanie przerwań z kaset do rejestru przerwań oraz do przełącznicy wyjściowej. Rejestr przerwań jest zamykany sygnałem ze sterowania w wypadku rozkazu "podaj specyfikację przerwania", aby nie dostały się doń przerwania nie zamaskowane oraz w wypadku rozkazów z cyklem PI. W wypadku rozkazu "podaj specyfi-

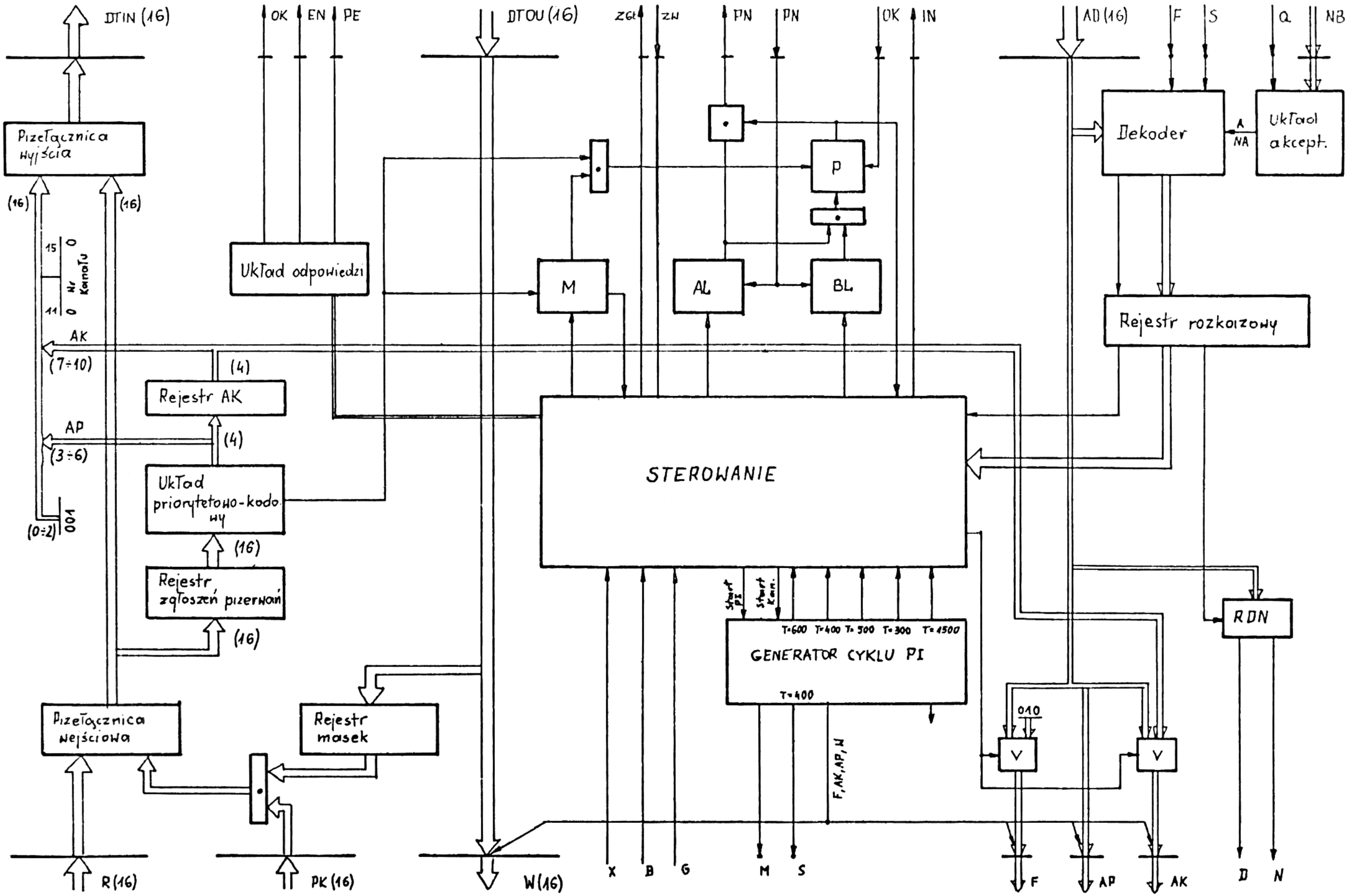
kację przerwania o najwyższym priorytecie" jest on również zamykany, lecz otwarty jest w czasie impulsu T = 5ØØ nsek cyklu PI. kiedy przyjmuje zgłoszenia przerwań z pakietów.

Układ priorytetowo-kodowy i rejestr AK poza czynnościami omówionymi poprzednio dokonuje sumowania logicznego przerwań z rejestru przerwań, co jest potrzebne do sterowania przerzutników M i P.

Przełącznica wyjściowa umożliwia wysyłanie do procesora informacji 16 bitowej przychodzącej z przełącznicy wejściowej, wysyłanie numeru kanału z bitem "kanał - pamięć" /DTIN-15 = Ø/ lub wysyłanie słowa 16-bitowego złożonego z funkcji K_1, AP, AK numeru kanału i bitu "kanał - pamięć" /DTIN-15 = Ø/.


DATA OUT
F, S
F, S
z dekod.
600ns
600ns
500ns
500ns
S
400ns
400ns
M
300ns
DATA IN
F, AK, AP
OK , EN , PE
1200ns

Zmienny przecinek
PROCESOR Nr 0
PAMIĘĆ OPERACYJNA SYSTEMOWA Nr 0
PAMIĘĆ OPERACYJNA Nr 15
Zmienny przecinek
PROCESOR
PAMIĘĆ OPERACYJNA SYSTEMOWA Nr 0
PAMIĘĆ OPERACYJNA Nr 1÷14
INTERFACE MINIKOMPUTERA
INTERFACE MINIKOMPUTERA
KANAŁ PAMIĘCIOWY Nr 1
KANAŁ ZNAKOWY Nr 2
KANAŁ AUTOMATYKI PI Nr 0
KANAŁ Nr 3÷15
INTERFACE POŚREDNI
MERA 9425 dysk
MERA 9425 dysk
CT 1001 A czytnik
DT 105 perforat
DZM 180 drukar.
teletype
Monitor ekran.
Interface V 24
teletype
Blok testujący
Pulpit testujący
MAGISTRALA PI
0 1 15
Sk 0
Sk i
Sk 15
Obiekt
Ukł. dopasowujące
Układy dopasowujące
Pulpit operatora obiektu



DTIN (16)
OK
EN
PE
DTOU (16)
ZGŁ
ZW
PN
PN
OK
IN
AD (16)
F
S
Q
NB
Pizełącznica wyjścia
(16)
(16)
15
11
0
0
Nr Kanału
Układ odpowiedzi
M
AL
BL
P
Dekoder
A
NA
Układ akcept.
Rejestr rozkazowy
AK
(7÷10)
(4)
Rejestr AK
AP
(3÷6)
(4)
Układ priorytetowo-kodowy
(0÷2)
001
(16)
Rejestr zgłoszeń przerwań
(16)
STEROWANIE
Start PI
Start Kan.
T=600
T=400
T=500
T=300
T=1500
GENERATOR CYKLU PI
T=400
RDN
Pizełącznica wejściowa
Rejestr masek
010
V
V
F, AK, AP, W
R (16)
PK (16)
W (16)
X
B
G
M
S
F
AP
AK
D
N

Zerowanie kanału automatyki PI

Rozkaz S_{00x} lub zerowanie systemu z klucza

Sprawdzenie istnienia PI

Rozkaz F_{00x}

OK - PI podłączone | PE - PI odłączone

Wyjście do programu sygnalizującego brak PI

Ustawienie rejestru masek

Rozkaz S_{011}

Badanie stanu PI

Rozkaz F_{10x}

OK - zgłoszenie z PI dane zawierają F, AP, AK, NK | PE - brak zgłoszenia PI

Wyjście do innych programów

Pobranie danych z pakietu

Rozkaz F do PI, W/W dane → na linie AB

Program wykonawczy obsługi zgłoszenia

Sprawdzenie zakończenia obsługi zgł. przerwań

zakończone | niezakończone

Przerwanie z kanału do CPU

IN

Pobranie specyfikacji przerwania

Rozkaz F_{01x} (hardware'owy)

OK, dane, stan kaset w kodzie unitarnym

Analiza programowej specyfikacji przerwania

Pobranie stanu kasety zgłaszającej przerwanie

Rozkaz F do PI z funkcją k_2

Analiza stanu kasety

Pobranie danych z pakietu zgł. przerw.

Rozkaz F do PI z funkcją k_4